

第15章 論理素子の静特性試験

Experiment of Static Characteristic of Logic Element

15.1 目的

論理素子の一種であるトランジスタ・トランジスタ・ロジック Transistor-transistor Logic(略語 TTL) の動作電圧を測定し、論理 H と論理 L の電気量との関係を知得する。

15.2 理論

TTL の論理 H と論理 L の電気量は図 15.1 のようになっている。

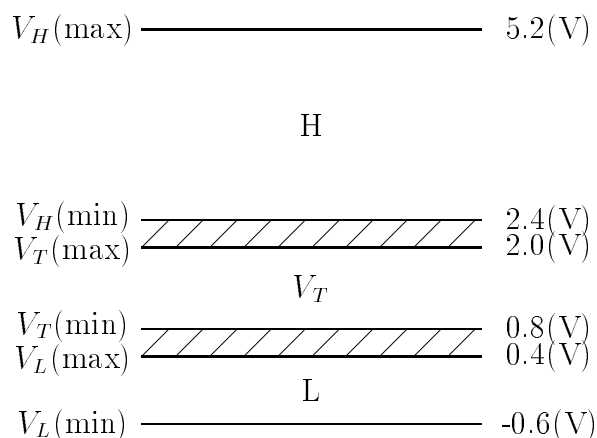


図 15.1: TTL の論理レベルと電圧の関係

$V_H(\max)$ と $V_H(\min)$ の間が論理 H で、 $V_L(\max)$ と $V_L(\min)$ の間が論理 L であり $V_T(\max)$ と $V_T(\min)$ の間は論理 H、論理 L のいずれでもない値 V_T である。 $V_H(\min)$ と $V_T(\max)$ 、 $V_T(\min)$ と $V_L(\max)$ の間の 0.4(V) をノイズマージン noise margin という。この論理 H、論理 L を作る TTL ゲートの集積回路を図 15.2 に示す。これは 2 入力 NAND ゲートと呼ばれ、次のように動作する。

1 方の入力だけが低電圧のときには Q_1 が飽和し、その結果 Q_2 と Q_3 がオフになる。しかし電源からの電流は R_L とダイオード D を通って Q_4 のベースに流れこみ、これをオンにかえる。このとき、トランジスタ Q_4 は、負荷に大きな正の電流 I_L を供給することができ、これにより論理 H となる。次に入力電圧の両方がともに高電圧の場合には、 R_B と R_G の値を適当に選んでおくことにより、トランジスタ Q_1 はオフになり、したがって Q_2 と Q_3 は飽和する。このと

きダイオード D の電圧分割の役目により、トランジスタ Q_4 の入力電圧を $1/2$ に引き下げ、それに対応して Q_4 の電流を大きく減少させる。これにより論理 L となる。

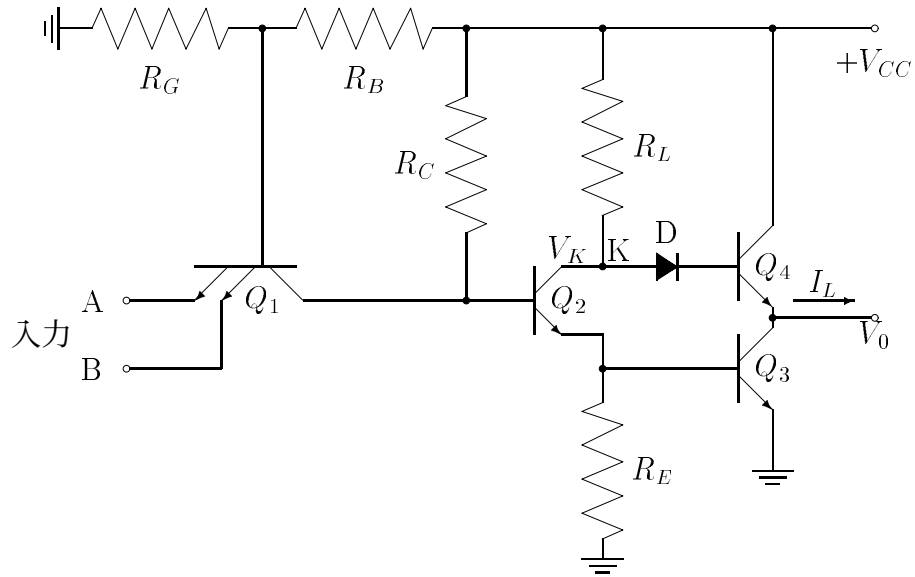


図 15.2: TTL の回路図

15.3 方法

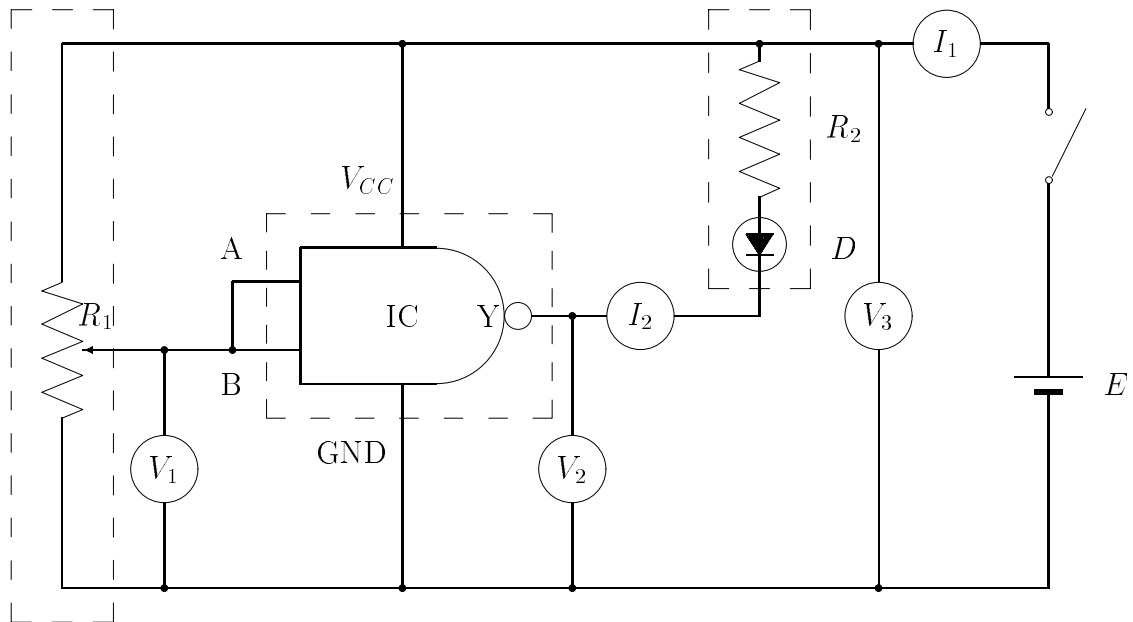


図 15.3: TTL の静特性測定結線図

E : 直流電源 D : 発光ダイオード R_2 : 負荷抵抗
 V_1 : デジタルマルチメータ V_2 : デジタルマルチメータ $74LS00 = 2(\text{k}\Omega)$

I_1 : 直流電流計
IC : 論理素子

I_2 : 直流電流計

$7400 = 400(\Omega)$
 $74S00 = 280(\Omega)$

図 15.3 のように接続して直流電源 E の出力を 5(V) 一定にし可変抵抗器 R_1 を変化させながら入力電圧 V_1 を零から順次増加したときの電源電流 I_1 、出力電流 I_2 、出力電圧 V_2 を測定する。次に TTL の種類を 2、3 変えて同様の測定をする。D が消える時、または点灯する時の V_1 、 V_2 を記録する。TTL のピン配置は付録 B.5 を参照する。

15.4 結果

TTL の型番

入力電圧 V_1 (V)	出力電圧 V_2 (V)	電源電流 I_1 (mA)	出力電流 I_2 (mA)	D の状態

同じ TTL に対して入力電圧 V_1 (V) 横軸にし、出力電圧 V_2 (V)、出力電流 I_2 (mA) および電源電流 I_1 (mA) を縦軸にして出力電圧 V_2 (V)、出力電流 I_2 (mA) および電源電流 I_1 (mA) の変化をグラフで示す。

出力電流 I_2 (mA) を横軸にし出力電圧 V_2 (V) を縦軸にして TTL₁、TTL₂ および TTL₃ の出力電圧 V_2 (V) の変化をグラフで示す。

15.5 注意

D が点灯したり消灯する付近の入力電圧 V_1 の変化を細かく測定する。

15.6 問題

論理素子にはどのような種類があるか調べよ。